

# METHOD AND APPARATUS FOR READING DATA FROM SOLID X-RAY DETECTOR

Publication number: JP4220239

Publication date: 1992-08-11

Inventor: DEIBITSUDO REO MAKUDANIERU; SUKOTSUTO  
UIRIAMU PETORITSUKU

Applicant: GEN ELECTRIC

Classification:

- international: A61B6/00; A61B6/03; H04N1/19; H04N3/15; H04N5/32;  
H04N5/335; H05G1/60; A61B6/00; A61B6/03;  
H04N1/19; H04N3/15; H04N5/32; H04N5/335;  
H05G1/00; (IPC1-7): A61B6/00; A61B6/03  
- European: H04N3/15C; H04N3/15E; H04N5/32; H04N5/335;  
H05G1/60

Application number: JP19910053527 19910227

Priority number(s): US19900485661 19900227

Also published as:



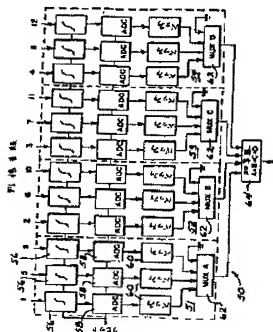
EP0444869 (A2)  
US4996413 (A1)  
EP0444869 (A3)  
EP0444869 (B1)  
CA2034471 (C)

Report a data error here

## Abstract of JP4220239

**PURPOSE:** To minimize the number of picture elements within an image by reading image data from the central part of an array, and successively reading the image data from the center of the array to the outside.

**CONSTITUTION:** The image data of four signal lines of a detector array are combined by a detecting circuit 50. When the signals of a line 1-4 are combined, for example, four multiplexers 62 are instructed to connect their first inputs to their outputs. By this operation, the signals from the line signal line 1-4 are inputted and applied to an adder 64, added by the adder 64, and transmitted to the output of the adder 64. The direction of transmitting to the multiplexer 62 is changed so that the signals from the other module buffer 60 can be successively combined by the adder 64, whereby each adjacent line of four lines of the detector array can be successively processed. Thus, the number of picture elements within an image can be minimized.



Data supplied from the esp@cenet database - Worldwide



特開平4-220239

(43) 公開日 平成4年(1992)8月11日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
A 6 1 B 6/00				
6/03	3 2 0 Y	8826-4C		
		8119-4C	A 6 1 B 6/00	3 0 3 F

審査請求 有 請求項の数19(全 11 頁)

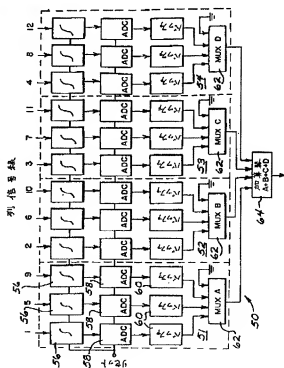
(21) 出願番号	特願平3-53527	(71) 出願人	390041542 ゼネラル・エレクトリック・カンパニ GENERAL ELECTRIC CO MPANY アメリカ合衆国、ニューヨーク州、スケネ クタディ、リバーロード、1番
(22) 出願日	平成3年(1991)2月27日	(72) 発明者	デイビッド・レオ・マクダニエル アメリカ合衆国、ウイスコンシン州、ダウ スマン、ノージイ・ロード、13190番
(31) 優先権主張番号	4 8 5, 6 6 1	(72) 発明者	スコット・ウィリアム・ベトリック アメリカ合衆国、ウイスコンシン州、ニュー ・バーリン、ウエスト・ハーモニー・ド ライブ、15130番
(32) 優先日	1990年2月27日	(74) 代理人	弁理士 生沼 徳二
(33) 優先権主張国	米国 (U S)		

(54) 【発明の名称】 固体X線検出器からデータを読み出す方法及装置

(57) 【要約】 (修正有)

【目的】 画像内の画素量を減らす。アレーの中心部分から画像データを読み取った後、アレーの中心から外側に画像データを漸次読み取る方法を提供する。

【構成】 画像検出器が n 行 m 列に配列された光検出器アレーを含み、各列の少なくとも一部の光検出器が選択手段によって共通の列出力信号線に選択的に接続される。アレーの中央近くの行から始めてアレーの中央の両側で交互に他の行群を順次選択するように行群を順次選択することにより光検出器から画像情報が読み出される。選択された行群の光検出器から画像が読み出されるとき、列出力線群が結合されて組合せ出力信号を発生させる。この就出手法により画像データを低減し、画像の中心部分に対する信号劣化の可能性が小さくなる。



1

【特許請求の範囲】

【請求項1】 行列形式で配列された光検出器アレーから画像データを読み出す方法に於いて、

(a) アレーのほぼ中心の少なくとも1行の光検出器から信号を検知するステップ、

(b) ステップaで信号を検知した行の一方の側にある少なくとも1行の光検出器からの信号を検知するステップ、

(c) ステップaで信号を検知した行の他方の側にある少なくとも1行の光検出器からの信号を検知するステップ、および

(d) すべての行の光検出器からの信号が検知されるまでステップbおよびcを反復するステップ、を含むことを特徴とする方法。

【請求項2】 単一の行の光検出器からの信号がステップa、bおよびcにおいて検知され、ステップbおよびcにおいて信号が検知される各行が前に検知された光検出器の行に隣接している請求項1記載の方法。

【請求項3】 第1の互いに隣接している複数の行の光検出器からの信号が同時にステップa、bおよびcにおいて同時に検知される請求項1記載の方法。

【請求項4】 ステップbおよびcにおいて信号を検知する各々の第1の複数の行が前に信号を検知した光検出器の行に隣接している請求項3記載の方法。

【請求項5】 光検出器からの信号を検知しているときはいつでも第2の複数の隣接の列の光検出器から検知される信号を組み合わせるステップを含んでいる請求項3記載の方法。

【請求項6】 第1の複数の第2の複数の比がアレーの行数と列数との比とほぼ同じである請求項5記載の方法。

【請求項7】 ステップbおよびcが同時に実行される請求項1記載の画像データ読み出し方法。

【請求項8】 mおよびnを整数としてn行m列に配列された個別の光検出器を有する検出器アレーであって、各列の光検出器の少なくとも一部がスイッチ手段により共通の列出力線に接続されるような検出器アレーから画像データを読み出す方法に於いて、

(a) 検出器アレーの中心にある最初の行群の光検出器からの信号を列出力線に印加するステップ、

(b) 最初の行群の一方の側にある行群の光検出器からの信号を列出力線に印加するステップ、

(c) 最初の行群の他方の側にある行群の光検出器からの信号を列出力線に印加するステップ、および

(d) すべての行の光検出器からの信号が列出力線に印加されるまでステップbおよびcを反復するステップ、を含むことを特徴とする方法。

【請求項9】 ステップbおよびcでそれらから信号を印加する光検出器の行群が前にそれらから信号を印加した行群に隣接している請求項8記載の方法。

2

【請求項10】 q列の出力線の群からの信号を組み合わせるm/q個の組み合わせ出力信号とするステップを含む請求項8記載の方法。

【請求項11】 pを整数として、各群がp行の光検出器で構成され、またp列の出力線の群からの信号を組み合わせるm/p個の組み合わせ出力信号とするステップを含む請求項8記載の方法。

【請求項12】 n行m列に配列された光検出器のアレーであって、各列の一部の光検出器が選択手段によってその列に対する個別の出力線に接続されている光検出器のアレーから画像データを読み出す方法に於いて、

(a) 選択手段を駆動することによりp行の群の光検出器からの信号を出力線に印加するステップ、

(b) q個の出力線よりなる群からの信号を組み合わせるm/q個の組み合わせ出力信号とするステップ、および

(c) 検出器アレーの他の行群に対してステップaおよびbを反復するステップ、を含む、上記のm、n、pおよびqが整数であることを特徴とする方法。

【請求項13】 mがnに等しく、pがqに等しい請求項12記載の方法。

【請求項14】 ステップaが実行される初回は行群がアレーの中心に最も近く、その後ステップaが実行されるたびごとに行群がアレーの中心から順次離れてゆく請求項12記載の方法。

【請求項15】 ステップaが実行される初回は行群がアレーの中心に最も近く、その後ステップaが実行されるたびごとに群内の行がアレーの中心の両側から交互に選ばれる請求項12記載の方法。

【請求項16】 画像検出装置に於いて、m列n行に配列された光検出器のアレーであって、各列の光検出器がスイッチ手段によってその列に対する個別の出力線に接続され、m、n、pおよびqを整数として、n行が複数のp行の群に分割され、列出力線が複数のq本の線の群に分割されている光検出器のアレー、スイッチ手段を順次駆動することにより一度に1行群の光検出器からの信号を同時に出力線に印加する手段、および各群の出力線からの信号を組み合わせる組み合わせ出力信号とする手段、を含むことを特徴とする画像検出装置。

【請求項17】 上記組み合わせ手段が、各々の列出力線からの信号を積分する個別の手段、各群の列出力線の数qを選択的に決定する手段、および上記決定手段にตอบสนองして、隣接したq本の出力線の各群に関連した上記積分手段からの信号を加算する手段を有する請求項16記載の画像検出装置。

【請求項18】 上記組み合わせ手段が各組み合わせ出力信号をディジタル化する手段を含んでいる請求項17記載の画像検出装置。

【請求項19】 上記組み合わせ手段が、各々の列出力線からの信号を積分する個別の手段、上記各積分手段からの積分信号をディジタル化する手段、各群の列出力線の数

q を選択的に決定する手段、および上記決定手段に依存して、隣接した q 出力線の各群に関連した上記デジタル手法からの信号を加算することにより組合わせ出力信号を作成する手段を有する請求項 16 記載の画像検出装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は画像作成用の固体多重素子 X 線検出器を使用する X 線システムに関するものであり、更に詳しくは検出素子から信号を読み出して、これらの信号を処理するための技術に関するものである。

【0002】

【従来の技術】 従来の X 線縦光透視装置では X 線源から医療患者のような被分析対象を通して X 線ビームを投射する。ビームが患者を通過した後、通常イメージ増倍管が X 線放射を可視光像に変換し、ビデオカメラが可視像がアナログビデオ信号を作成し、モニターに表示する。アナログビデオ信号を作成するので、自動輝度調節および画像強調のための画像処理がアナログ領域で行なわれる。

【0003】 最近、高分解能の固体 X 線検出器が提案され、これは各次元に 3000 から 4000 個のホトダイオード検出素子を用いた 2 次元アレーで構成される。各素子は検出器に投射される X 線像の画素輝度に対応する電気信号を作成する。各検出素子からの信号は個別に読み出されてデジタル化され、その後で画像処理、記憶および表示される。

【0004】 このような検出素子の大形アレーによって得られる高分解能は多くの場合、患者の分析に有益である。しかし、高度の分解能が必要でない場合には、義務として課されるアレーからの大量のデータの処理によって、画像処理時間が妥当な所要時間より著しく長くなる。更に、X 線システムによってはこのような高度の分解能をそなえた検出器を必要としない。この場合、より小形のマトリクス検出器で充分である。しかし、この場合、所要分解能が異なる X 線装置ごとに大きな異なる検出器を作るのではなくてより大きいマトリクス検出器を使う方がコスト効率がよいことがあり得る。このいずれの場合も検出器が必要以上の高分解能の画像を作成するときは、データ量を削減するための技術が望ましくなる。

【0005】 従来のホトダイオード検出アレー固有の問題はホトダイオードに配置されたバイアス電荷はトランジスタ電流漏洩により、また一般に「暗電流」として知られている機構により部分的に放電されることがある。暗電流および電流漏洩の影響による電荷空乏は画像信号のオフセットを生じる。これらの電流によって除去される電荷の量は一定でないで、信号オフセットが変動し、検出器出力に不確定要素が加わる。

【0006】 これらの電流によって幾分ホトダイオード

から除去される電荷の量はホトダイオードのバイアスから検出素子の電荷検知までの時間の長さの関数である。したがって、これらの電流の影響を最小限にするために検出器アレーの素子の読出しに必要な時間を最小限にすることが望ましい。これにより、画像信号処理回路の帯域幅を小さくし、回路により検出器信号に加わる電気雑音を小さくするため読出し時間を大きくすることも望ましいという点とのかね合いが生じる。

【0007】

【発明の概要】 固体イメージセンサは m 列 n 行に配列された光検出器の二次元アレーで形成される。但し m および n は整数である。高分解能イメージ検知の場合、アレーの各列および各行に約 4000 個もの光検出器が配列されることがある。各列の光検出器は別々のスイッチ手段によって共通の列出力線に接続される。各行の光検出器に対するスイッチ手段は共通の行選択線の信号によって駆動される。

【0008】 各光検出器によって検知される画像データは所定のシーケンスで行選択線を駆動することによって読出される。最初に、アレーの中央付近の 1 群の 1 つ以上の行選択線が駆動されることにより、対応する光検出器からの信号が列出力線に与えられる。次に中央の群の片側にある同様の 1 群の行選択線が駆動されることにより、その対応する光検出器からの信号が列出力線に結合される。アレーの中央の群の他方の側にある別の 1 つの同様の群の 1 つ以上の行選択線が駆動されることにより、その対応する光検出器からの信号が列出力線に印加される。実施例では、アレーの中央の群の両側にある行群を交互に駆動することにより、残りの行の光検出器からの信号が読出される。

【0009】 各群が複数の行で構成されるとき、各列に沿った数行の光検出器からの信号が組合わされてその列出力線の信号となる。これにより、アレーおよび被検知画像の 1 つの次元に沿ってデータの低減が行なわれる。データの低減を対称に行なって画像ひずみを選除ため、イメージセンサの外部の回路が複数の列出力線からの信号を組合わせる。理想的には、組合わせるべきこのような出力線信号の数はデータ低減後の画像がデータ低減前の画像と同じ横縦 (aspect) 比を持つように選択される。

【0010】 本発明の 1 つの目的は画像内の画素量を減らすための技術を提供することである。

【0011】 もう 1 つの目的はアレーの中心部分から画像データを読み取った後、アレーの中心から外側に画像データを漸次読み取る方法を提供することである。このような外向きの走査は画像照射と読出しとの間の経過時間の関数である影響による中心画像部分の劣化を少なくする。

【0012】 更にもう 1 つの目的は結果として得られる画像に必要なとる画像分解能の程度によって左右され

5

る画像データ低減度を変えるための技術および装置を提供することである。

【0013】

【実施例の説明】まず図1を参照して説明すると、X線装置14にはX線管15が含まれており、電源16によって駆動されるとX線管15はX線ビーム17を放射する。図示するように、X線ビームはX線透過性のテーブル20の上に横たわった患者18に向けられる。ビームのうちテーブルおよび患者を透過した部分はX線検出器22に当たる。X線検出器22に含まれるシンチレータ24はX線光子を可視スペクトルの低エネルギー光子に変換する。シンチレータ24に隣接して光検出器アレー26が設けられており、光検出器アレー26は光子を電気信号に変換する。検出器アレーを動作させて画像を取得し、各光検出素子から信号を読み出すための電子回路が検出器制御器27に含まれている。

【0014】光検出アレー26の出力信号は画像処理器28に結合されている。画像処理器28にはX線画像信号を処理し、強調するための回路が含まれている。処理された画像は次にビデオモニタ32に表示される。処理された画像は画像記憶装置30に保管してもよい。画像処理器28は更に輝度調節信号を作成する。この輝度調節信号は照射制御回路34に与えられ、電源16を調節することによりX線照射を調節する。

【0015】X線装置14の全体的な動作はシステム制御器36によって支配される。システム制御器36は操作者インタフェース38を介してX線技術者からの指示を受ける。

【0016】図2は光検出器アレー26の回路を示す。この回路は検出素子40のマトリックスで構成される。検出素子40はm列n行の通常の二次元アレーとして非晶質シリコンウェハの上に配列されている。但し、mおよびnは整数である。たとえば、代表的な高分解能X線検出器は3000から4000の行および列の素子の正方形のアレーである。

【0017】各検出素子40にはホトダイオード42および薄膜抵抗44が含まれている。ホトダイオード42は大きなウェハ領域から作られるので、ホトダイオードはシンチレータ24の発生する光のかなり大きい部分を逃さざる。各ホトダイオードは比較的大きな容量も兼ねているので、光子の励起によって生ずる電荷を蓄積することができる。

【0018】アレーの各列のホトダイオード42のカソードは対応するトランジスタ44のソース・ドレイン導電路によりその列に対する共通の列信号線[48'ないし48"]に接続されている。たとえば、列1のホトダイオード42は第1の列信号線48'に結合されている。各行のダイオードのアノードは共通に負バイアス電圧[-V]源に接続されている。各行のトランジスタ44のゲート電極は共通の行選択線[46'ないし46"]

6

に接続されている。たとえば行1は線46'に接続される。行選択線および列信号線は検出器制御器27に結合されており、列信号線は画像処理器28にも接続されている。

【0019】図2に示す検出器を使ってX線画像を取得するため、装置14は次の動作シーケンスを遂行する。まず、検出器制御器27はすべての列信号線48'ないし48"をアースに接続し、すべての行選択線46'ないし46"に正電圧[V]を印加する。行選択線に印加される正電圧は各検出素子40のトランジスタ44をターンオンして、逆バイアスされたホトダイオード42に正電荷を加える。ホトダイオードが十分に充電されたとき、検出器制御器27は負電源電圧[-V]より負の負電圧[-V]を行選択線46'ないし46"に印加する。行選択線のこの負バイアスにより、各検出素子40のトランジスタ44がターンオフされる。

【0020】次に検出器22にはX線光子のビーム17を発生するようにX線管15によって従来の方法で作られたX線光子のパルスが当てられる。X線光子はシンチレータ24によって低エネルギー光子に変換される。これらの低エネルギー光子が検出器26のホトダイオード42に当たると、ダイオードは導電状態となり、正電荷の一部を放電する。ホトダイオード42から除去される正電荷の量はそれに当たる低エネルギー光子の量によって左右される。ホトダイオード42に当たる低エネルギー光子の量はホトダイオードに隣接するシンチレータ24の領域に当たるX線エネルギーの強さによって左右される。したがって、各検出素子40のホトダイオード42から除去される電荷の量はX線検出器22の対応する領域に当たるX線の強さの関数である。

【0021】X線照射の終了後、各ホトダイオード42の残留電荷が検知される。これを行うために、検出器アレーの各列に対する列信号線48'ないし48"が画像処理器28の個別の検知回路に同時に接続される。数種類の検知回路のどれでも画像処理器28に組み込むことができる。たとえば、検知回路はホトダイオードの両端間の電圧、したがってホトダイオードに残っている電荷の量を測定することができるものが用いられる。代案として、検知回路は対応する列信号線48'ないし48"をアース電位に接続し、X線照射によって除去された電荷を補充するために必要とされる電荷の量を測定するものであってもよい。

【0022】画像分解能を最大限にするため、行選択線46'ないし46"の各々に正電圧Vを順次印加して検出器制御器27によってホトダイオード電荷が一度に1行づつ検知される。行選択線が正バイアスされたとき、その行選択線に接続された検出器アレーのトランジスタ44がターンオンされることにより、選択された行の対応するホトダイオード42がそれらの列信号線48'ないし48"に結合される。

【0023】アレーの各検出素子から信号を outputs するために必要な時間の長さを短くするため、検出素子列は図3に示すように2群に分けることができる。n行の検出器アレー26のこの例では、行1から行n/2までの検出素子40が第1群の共通の信号線47に接続されている。同時に、行(n/2)+1から行nまでの検出素子40は第2群の共通の信号線49に接続されている。この例では、アレーの上半分の検出素子40をアレーの下半分の検出素子40と同時に読み出すことができる。注意しなければならないのは検出器アレー26のこの代替実施例は必要な信号検出回路の数が2倍になることである。しかし、検出素子で電荷を検知するために必要な時間は半分となる。あるいはそのかわりに、検知時間を前の実施例と同じにして検出回路の帯域幅を狭くすることも可能である。更に、検出器アレーを細分することにより、検出回路から見た電気雑音と容量が小さくなる。

【0024】前記の通り、検出器アレー26の最大の分解能が必要でない用途では画像データ量を減らすことが有利である。X線検出器22では、画素数を減らすため検出素子を行および列に沿って組合わせることができる。二次元画像の場合、結果として得られる画像の歪みを避けるためデータ低減は二次元で等しく行なわなければならない。さまざまな視野、画像マトリックスのサイズ、および画像取得速度を作るため、本発明では画像を細分して $q \times p$ 個の検出素子の二次元群とすることができる。ここでpおよびqは整数である。 $q \times p$ 群はアレー全体と同じ横縦比を持つ。典型的な正方形アレーの場合、pとqは等しく、たとえば1ないし4の範囲内の共通の値を持つ。その結果、細分された群は1, 4, 9または16個の検出素子を持つ。

【0025】本概念の一変形では、検出アレーに検出素子の正方形マトリックスが含まれない。たとえば、NTSC規格のビデオカメラ用の画像発生器のようにアレー内の検出素子の列が行よりも多い場合がある。非正方形の検出器アレーが使用されるが、画像処理は画像データの正方形アレーを必要とすることがある。このような場合、余分な列の検出素子からの信号は使用されないか、または組み合わせて画像素子の正方形マトリックスとする。これを行なったとき、本概念に関する限り、非正方形検出器アレーは正方形検出器アレーと同等となる。この変形の場合、変数mおよびnは実際の検出器アレーの検出素子の列および行の数を表す。mおよびnが同等な正方形アレーの列および行の数に対応する。

【0026】再び図2を参照して説明すると、1群の行選択線46<sup>-1</sup>ないし46<sup>-n</sup>に正電圧Vを同時に印加することにより、隣接した検出素子40からの電荷信号を列に沿って容易に組み合わせることができる。この場合、検出回路が列信号線48<sup>-1</sup>ないし48<sup>-n</sup>のホットダイ

オード2から電圧を測定すれば、各検出回路の出力は対応する列の選択された群の検出素子からの信号の平均に対応する。他方、検出回路がホットダイオード42から除去された電荷を補充するために必要な電流を測定すれば、各検出回路の出力は列内の選択された群の検出素子からの信号の和に対応する。

【0027】アレー内の数行を同時に選択することにより数行の検出素子40からの信号を組み合わせることができるが、隣接した列の(すなわちアレーの他方の次元に沿った)検出素子からの信号の組合わせは外部回路によって行なわなければならない。図4では、検出回路50が画像処理器28に組み込まれて、多数の列からの信号を組み合わせる。この回路50により検出素子を個別に検出するか、もしくは2, 3または4列に組み合わせることができる。最初の12行の検出素子40に対する検出回路50の部分が図4に示されている。アレーの隣接した12列の群ごとにこの回路部分と同じものが設けられる。

【0028】検出回路は一連のモジュール51, 52, 53および54を有する。各モジュールはアレーの3列の出力信号を処理する。第1のモジュール51は検出器アレー26の列1, 5および9に対する列信号線48<sup>-1</sup>, 48<sup>-5</sup>および48<sup>-9</sup>に結合されている。モジュール52は列2, 6および10に対する列信号線48<sup>-2</sup>, 48<sup>-6</sup>および48<sup>-10</sup>に結合されている。同様に、第3のモジュール53は列3, 7および11に対する検出器アレーの列信号線48<sup>-3</sup>, 48<sup>-7</sup>および48<sup>-11</sup>に結合されている。図示された第4のモジュール54は検出器アレーの列4, 8および12に対する列信号線48<sup>-4</sup>, 48<sup>-8</sup>および48<sup>-12</sup>に結合されている。

【0029】各モジュール51-54の内部回路は同一であるので、第1のモジュール51に対する回路を詳しく説明する。列1, 5および9に対する列信号線48<sup>-1</sup>, 48<sup>-5</sup>および48<sup>-9</sup>はそれぞれ個別の積分器56の入力に結合されている。各積分器56の出力はアナログディジタル変換器(ADC)58の中のサンプルホールド回路に接続されている。アナログディジタル変換器58は積分器の出力をサンプリングし、出力をディジタル形式に変換する。ディジタル化された個別出力は3組のデータバッファ60に記憶される。モジュール51の中の各組のデータバッファ60のディジタル出力は4入力1出力のマルチプレクサ62(MUX)の個別の入力に接続されている。マルチプレクサ62の4番目の入力に対するデータ線はすべてアース電位に結合され、数字0を表す入力を与えられる。

【0030】図示された4個のモジュール51, 52, 53および54の各々に対するマルチプレクサ62はそれぞれMUX A, MUX B, MUX CおよびMUX Dと表わされる。モジュール51-54の4個のマルチプレクサ62の出力は加算回路64の入力に結合されており、加算器ブロックの中の計算式A+B+C+Dで

表わされるように、マルチプレクサ出力の和を生ずる。したがって、加算回路64の出力はモジュールマルチプレクサ62からの信号の和、そして1群の検出器アレーの列からの画像信号の組み合わせを表す。

【0031】図4には示されていないが、検出回路50の中のマルチプレクサ62は、その入力線の1つをその出力線に結合するように各マルチプレクサに指示する検出器制御器27からの制御信号を受ける。1群の4個のモジュール51-54のそれぞれの4個のマルチプレクサA、B、CおよびDに印加される制御信号に応じて、検出素子40の1、2、3または4列の出力信号を組み合わせてその群のモジュールに対する加算器64からの出力とすることができる。

【0032】単一の列を選択するため、対応するマルチプレクサ62が対応する入力線をその出力線に結合するように指示され、4個のモジュール51-54の群に対する他のマルチプレクサはそれぞれアースされた第4の入力をそれぞれの出力線に結合するように指示される。この動作により加算器64では選択された列信号と他のマルチプレクサ62からの零信号との和が得られる。たとえば第2の列だけを選択するため、マルチプレクサBはその第1の入力をその出力に結合するように指示され、マルチプレクサA、CおよびDはそれらの第4の入力をそれぞれの出力に結合するように指示される。その後、別の指示の組をマルチプレクサ62に送って、検出器アレーからの他の列信号線の各々からの信号に順次アクセスすることができる。この技術では各列が個別にアドレッシングされているので、画像データの低減は行なれない。

【0033】この回路で可能な最大量のデータ低減を行なうため、検出器アレー26の4本の信号線の画像データが検出回路50によって組み合わせられる。たとえば、列1-4の信号を組み合わせるときは、4個のマルチプレクサ62はすべてそれらの第1入力をそれぞれの出力に結合するように指示される。この動作により、列信号線1、2、3および4からの信号が加算器64の入力に印加され、加算器64で加算されて加算器出力に送出される。次に、他のモジュールバッファ60からの信号を加算器64が順次組み合わせるようにマルチプレクサに送出される方向を変えることによって、検出器アレー26の4列の各隣接群を順次処理することができる。

【0034】上記の説明から、当業者はどのように検出回路50を使い、またマルチプレクサ62に指示してアレーの隣接する対または3つの列ずつの検出素子と組み合わせることによりデータ低減を行えることも容易に理解することができる。

【0035】図4に開示された回路では検出器アレー26からの列信号線48'ないし48''の各々に対して個別のアナログ-デジタル変換器58を用いている。この場合、比較的遅いデジタル化速度の変換器を使用で

きる利点はあるが、比較的多数の変換器を必要とする。代案として、デジタル化の前にデータを組み合わせるアナログ-デジタル変換器の数を減らすこともできる。しかし、この代案ではより高速の変換器を使用しなければならなくなり、アナログ組合せ回路への電子雑音の導入の可能性が増大する。

【0036】このような代案の検出回路70の例が図5に示されている。図4の検出回路50のものと同様に、同様、代替回路70は検出器アレーの12列に対して示されており、アレーの隣接した12列の各群に対してこの回路部分と同じものが取られる。信号検出回路70のこの部分は図5の破線で示すように4個のモジュール71、72、73および74によって形成される。モジュール72-74は個別の積分器76に結合された3つの列信号線に結合されている。各モジュールの3個の積分器76の出力はアナログの4入力1出力マルチプレクサ77の個別の入力に結合されている。アナログマルチプレクサ77の第4の入力は零電位入力を提供するためアース電位に結合されている。各マルチプレクサ77はその出力を検出器アレーからの3個の入力信号のいずれかまたはアースされた入力に設定することができる。4個のマルチプレクサMUX A、MUX B、MUX CおよびMUX Dが次に加算増幅器78で組み合わせられる。4個のモジュール71-74の出力信号の和はアナログ-デジタル変換器(ADC)80でデジタル化され、その結果はデジタルバッファ82に記憶される。図5には検出器制御器27も示されており、これは図に示すように検出回路70に制御信号を供給する。

【0037】図4で検出回路50の動作について述べたのと同様にして、各モジュール71-74の中のマルチプレクサ77は指示されて各列信号線に個別にアクセスするかまたは列信号線を2つずつ、3つずつ、または4つずつ組み合わせることにより希望の程度までデータ低減を行なう。

【0038】X線装置に患者を位置づけるとき、主に関心のある患者の身体領域が通常、X線装置の視野の中心に配置される。したがって、X線画像の中心の画素がそのシステムを使用する医療従事者にとって最も重要なものとなる。画像の中心の画質を最高にするため、本発明はホトダイオードの予備充電から検出器アレー26の中心の画素の行が電荷読出しのために走査されるまでの経過時間を最小限にする。これはまず中心行を検出し、アレーの中心から次第に離れる向きに中心の両側の列を交互に順次選択することにより行なわれる。これは中心の画素に対する経過時間を最小限にする。

【0039】図2および3に示す検出器アレーの2つの実施例の各々に対して、また異なるデータ低減の程度に対して検出素子の行を選択するシーケンスが後記の表に記載される。

【0040】たとえば図2に示す光検出器アレーに対し



12

制御器 27 によって選択され、それらの行選択線が駆動される。読出し過程は継続され、検出器制御器 27 はアレーの中央の両側に交互に、つつ中央から順次離れてゆく光検出器アレーの隣接行対を選択する。最後に、第 1 および第 2 の行が選択され、それらの電荷が読出され、その後、最終読出し周期の最後の行および終りに対 2 番目の行が選択されて読出される。表 1 と表 2 を比較すると明らかのように、行対を同時に読み出す後者の例のデータ低減手法では光検出器アレーの各位置を個別に読み出す表 1 の例と比較して読出し周波数が半分となる。

【0046】同様なデータ減減手法が表3および表4に示されている。表3は3つずつの行の同時読出しにより、また図4に示す検知回路50で3つずつの列に組み合わせることでよりデータを減減する読出し方式に関するものである。表4に示す手法でデータを更に減減することもできる。表4では各読出し周期の間に4本ずつ行選択線46を同時に駆動することにより4つずつ行が同時に読出される。

【0047】表5ないし表8は図3に示す光検出器アレーとともに使用される読出し手法を示す。図3では光検出素子4.0の各列が半分に分割され、上側の光素子群が下側の検出素子群から個別列信号線へ接続されている。この光検出器アレーの構造では検出素子を個別に読み出さなければならないとき、アレーの上半分の行と下半分の行が同時に読み出される。表5に示すように第1の読出し周期の間に、アレーの中心にある2つの行( $n/2$ )および $(n/2 + 1)$ が検出器制御器2.7によって選択される。次の読出し周期の間に、アレーの中心の両側の次の隣接した行( $n/2 - 1$ )および $(n/2 + 2)$ が選択される。最後の読出し周期で第1の行および最後の行が選択されるまでのこの選択は継続する。

【0048】図3の検出器アレーから読出されるデータを低減しなければならぬときは、各読出し周期の間にアレーの上部と下部双方の2行を読むことができる。このデータ低減手法に対する行読出し表が表6に示されている。同様に、この検出器アレーのデータを更に整理しなければならないときは、検出器アレー26の上部と下部双方3行が検出器アレー27によって同時に読み出され、表7に示すように各読出し周期の間に6本ずつ行選択振検が駆動される。表8は図3の検出器アレーからのデータを更に整理しなければならないときの読出し方式を示す。この場合、検出器制御器27によって8行が同時に駆動される。これらの行のうち4行が検出器アレー26の上半分にあり、他の4行が下半分にあり、

【0049】  
【表1】表1 図2の実施例で個別のX線検知素子を検知するための行選択シーケンス。

【0 0 5 0】

13

14

読出し周期選択される行

\*【表2】表2 図2の実施例で行対ずつまとめられたX  
線検出素子を検知するための行選択シーケンス。  
【0 0 5 2】

1	$(n/2)$	
2	$(n/2) + 1$	
3	$(n/2) - 1$	
4	$(n/2) + 2$	
5	$(n/2) - 2$	
.	.	
.	.	
.	.	
n-1	1	10
n	n	

【0 0 5 1】

\*

読出し周期選択される行

1	$(n/2), (n/2) - 1$
2	$(n/2) + 1, (n/2) + 2$
3	$(n/2) - 2, (n/2) - 3$
4	$(n/2) + 3, (n/2) + 4$
.	.
.	.
.	.
$(n/2) - 1$	2, 1
$(n/2)$	n-1, n

※線検出素子を検知するための行選択シーケンス。

【0 0 5 4】

【0 0 5 3】

【表3】表3 図2の実施例で3行ずつまとめられたX※

読出し周期選択される行

1	$(n/2), (n/2)-1, (n/2)-2$
2	$(n/2)+1, (n/2)+2, (n/2)+3$
3	$(n/2)-3, (n/2)-4, (n/2)-5$
4	$(n/2)+4, (n/2)+5, (n/2)+6$
.	.
.	.
.	.
$(n/3)-1$	3, 2, 1
$(n/3)$	n-2, n-1, n

\*【表4】表4 図2の実施例で4行ずつまとめられたX  
※ 線検出素子を検知するための行選択シーケンス。

【0 0 5 5】

\*

読出し周期選択されるシーケンス

1	$(n/2), (n/2)-1, (n/2)-2, (n/2)-3$
2	$(n/2)+1, (n/2)+2, (n/2)+3, (n/2)+4$
3	$(n/2)-4, (n/2)-5, (n/2)-6, (n/2)-7$
4	$(n/2)+5, (n/2)+6, (n/2)+7, (n/2)+8$
.	.
.	.
.	.

$(n/4)-1$  4, 3, 2, 1  $(n/4)$  n-3, n-2, n-1, n 知するための行選択シーケンス。

【0 0 5 6】

【表5】表5 図3の実施例でX線検出素子を個別に検 50

読出し周期	選択される行	
1	$(n/2), (n/2)+1$	* 線検出素子を検知するための行選択シーケンス。
2	$(n/2)-1, (n/2)+2$	
3	$(n/2)-2, (n/2)+3$	
4	$(n/2)-3, (n/2)+4$	
.	.	.
.	.	.
$(n/2)-1$	$2, n-1$	10
$(n/2)$	$1, n$	

【0057】

【表6】表6 図3の実施例で行対ずつまとめられたX\*

読出し周期	選択される行
1	$(n/2), (n/2)-1, (n/2)+1, (n/2)+2$
2	$(n/2)-2, (n/2)-3, (n/2)+3, (n/2)+4$
3	$(n/2)-4, (n/2)-5, (n/2)+5, (n/2)+6$
4	$(n/2)-6, (n/2)-7, (n/2)+7, (n/2)+8$
.	.
.	.
.	.
$(n/4)-1$	$4, 3, n-3, n-2$
$(n/4)$	$2, 1, n-1, n$

※【表7】表7 図3の実施例で3行ずつまとめられたX

【0058】

※ 線検出素子を検知するための行選択シーケンス。

読出し周期	選択される行
1	$(n/2), (n/2)-1, (n/2)-2, (n/2)+1, (n/2)+2, (n/2)+3$
2	$(n/2)-3, (n/2)-4, (n/2)-5, (n/2)+4, (n/2)+5, (n/2)+6$
3	$(n/2)-6, (n/2)-7, (n/2)-8, (n/2)+7, (n/2)+8, (n/2)+9$
4	$(n/2)-9, (n/2)-10, (n/2)-11, (n/2)+10, (n/2)+11, (n/2)+12$
.	.
.	.
.	.
$(n/6)-1$	$6, 5, 4, n-5, n-4, n-3$
$(n/6)$	$3, 2, 1, n-2, n-1, n$

線検出素子を検知するための行選択シーケンス。この表の各行は異なる読出し周期を表わす。

【0059】

【表8】表8 図3の実施例で4行ずつまとめられたX

読出し周期	選択される行
1	$(n/2), (n/2)-1, (n/2)-2, (n/2)-3, (n/2)+1, (n/2)+2, (n/2)+3, (n/2)+4$
2	$(n/2)-4, (n/2)-5, (n/2)-6, (n/2)-7, (n/2)+5, (n/2)+6, (n/2)+7, (n/2)+8$
.	.
.	.
.	.
$(n/8)-1$	$8, 7, 6, 5, n-7, n-6, n-5, n-4$
$(n/8)$	$4, 3, 2, 1, n-3, n-2, n-1, n$

【図面の簡単な説明】

【図1】本発明を使用するX線蛍光透視装置のブロック図である。

【図2】図1の装置の画像検出器アレーの概略回路図である。

【図3】図1の装置に対する代替の画像検出器アレーの概略回路図である。

【図4】検出器アレーからの画素信号を処理するためのデジタルデータ低減回路を示すブロック図である。

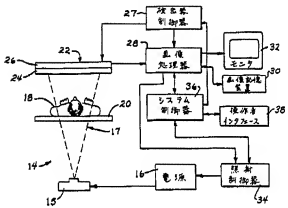
【図5】代替のアナログデータ低減回路を示すブロック図である。

【符号の説明】

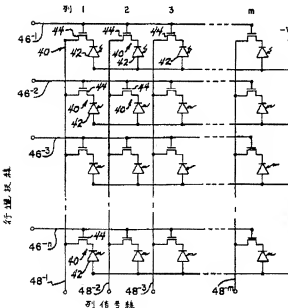
26 光検出器アレー

27 検出器制御器

【図1】



【図2】



42 ホトダイオード

44 トランジスタ

46 行選択線

47 第1群の共通の信号線

48 列信号線

49 第2群の共通の信号線

56 積分器

58 アナログ-デジタル変換器

62 マルチプレクサ

10 64 加算器

76 積分器

77 マルチプレクサ

78 加算増幅器

80 アナログ-デジタル変換器

【図5】

